



# (12)发明专利申请

(10)申请公布号 CN 110571224 A

(43)申请公布日 2019.12.13

(21)申请号 201910715570.1

G09F 9/33(2006.01)

(22)申请日 2019.08.05

(71)申请人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

(72)发明人 卢马才 柳铭岗

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

H01L 27/12(2006.01)

H01L 25/16(2006.01)

H01L 33/62(2010.01)

H01L 21/84(2006.01)

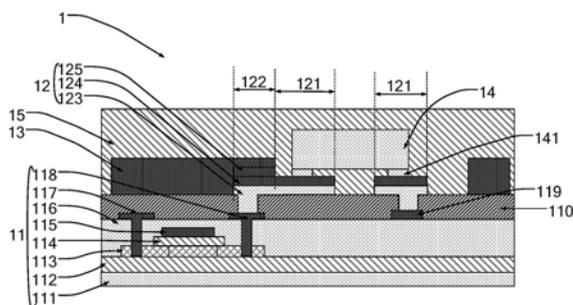
权利要求书2页 说明书6页 附图4页

## (54)发明名称

显示装置及其制备方法

## (57)摘要

本发明公开了一种显示装置及其制备方法，显示装置包括阵列基板，以及像素电极，设于阵列基板上，像素电极具有焊接区和非焊接区，其中像素电极包括透明导电氧化物层，形成于阵列基板上；第一金属电极层设于焊接区和非焊接区的透明导电氧化物层上；第二金属保护层设于非焊接区的第一金属电极层上；Micro LED芯片具有引脚，引脚对应的焊接在焊接区的第一金属电极层上。本发明提供一种显示装置及其制备方法，以解决金属电极层易与后续制程的有机溶剂或有机膜发生反应而出现残留或者缺失等问题，同时，仅保留焊接区的第一金属电极层，以提供Micro LED芯片焊接时的焊接连接点，不影响后续制程。



1. 一种显示装置,其特征在于,包括  
阵列基板,以及  
像素电极,设于所述阵列基板上,所述像素电极具有焊接区和非焊接区,其中所述像素电极包括  
透明导电氧化物层,形成于所述阵列基板上;  
第一金属电极层,设于所述焊接区和所述非焊接区的所述透明导电氧化物层上;  
第二金属保护层,设于所述非焊接区的所述第一金属电极层上;  
Micro LED芯片,具有引脚,所述引脚对应的焊接在所述焊接区的所述第一金属电极层上。
2. 根据权利要求1所述的显示装置,其特征在于,所述透明导电氧化物层所用材料为氧化铟锡、铝掺杂氧化锌、铟锌氧化物中的一种;  
所述第一金属电极层所用材料为铜;  
所述第二金属保护层所用材料为钼、钛及钼钛合金。
3. 根据权利要求1所述的显示装置,其特征在于,所述阵列基板包括  
基板;  
缓冲层,设于所述基板上;  
有源层,设于所述缓冲层上;  
栅极绝缘层,设于所述有源层上;  
栅极层,设于所述栅极绝缘层上;  
层间介质层,覆于所述栅极层、所述有源层及所述缓冲层上;  
源极和漏极和公共电极,设于所述层间介质层上;所述源极和所述漏极连接至所述有源层;  
平坦层,覆于所述源极、所述漏极及所述层间介质层上,所述像素电极设于所述平坦层上且连接至所述漏极和所述公共电极;  
像素限定层,设于所述非焊接区的所述第二金属保护层上。
4. 根据权利要求3所述的显示装置,其特征在于,所述源极和所述漏极为金属叠层结构或金属单层结构,所述金属叠层结构包括铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层中的一种,所述金属单层结构包括钼钛合金、铜钨合金中的一种。
5. 根据权利要求1所述的显示装置,其特征在于,还包括封装层,用以封装所述Micro LED芯片。
6. 一种显示装置的制备方法,其特征在于,包括以下步骤:  
制备阵列基板;  
形成透明导电氧化物层于所述阵列基板上;  
形成第一金属电极层于焊接区和非焊接区的所述透明导电氧化物层上;  
形成第二金属保护层于所述焊接区和所述非焊接区的所述第一金属电极层上;  
去除所述焊接区的第二金属保护层,所述透明导电氧化物层、所述第一金属电极层和所述第二金属保护层形成像素电极;  
提供Micro LED芯片,所述Micro LED芯片具有引脚,将所述Micro LED芯片通过所述引脚的焊接至所述焊接区的所述第一金属电极层上。

7. 根据权利要求6所述的显示装置的制备方法,其特征在于,在去除所述焊接区的第二金属保护层步骤之前,还包括

沉积像素限定材料于所述阵列基板和整个所述第二金属保护层上;

提供掩模板,将掩模板置于所述像素限定材料上方,并通过曝光显影法去除所述焊接区域所述像素限定材料,在所述非焊接区形成像素限定层。

8. 根据权利要求7所述的显示装置的制备方法,其特征在于,在去除所述焊接区的第二金属保护层步骤中,包括通过干刻蚀法去除所述焊接区的第二金属保护层。

9. 根据权利要求6所述的显示装置的制备方法,其特征在于,

在制备阵列基板步骤中,包括

提供一基板;

沉积缓冲材料于所述基板上,形成缓冲层;

沉积氧化物半导体材料于所述缓冲层上,图案化后形成有源层;

沉积栅极绝缘材料于所述有源层上,图案化后形成栅极绝缘层;

沉积金属材料于所述栅极绝缘层上,图案化后形成栅极层;

沉积层间介质于所述栅极层、所述有源层和所述缓冲层上,形成层间介质层;

形成贯穿所述层间介质层并延伸至所述有源层表面的第一通孔;

沉积金属材料于所述第一通孔内和所述层间介质层上,图案化后形成公共电极和连接于所述有源层的源极和漏极;

形成平坦层于所述源极、所述漏极及所述层间介质层上;

在所述漏极对应区域和所述公共电极对应区域,形成贯穿所述平坦层并延伸至所述漏极表面的一第二通孔和贯穿所述平坦层并延伸至所述公共电极表面的另一第二通孔;

在形成透明导电氧化物层于阵列基板步骤中,包括沉积透明导电氧化物于所述第二通孔和所述平坦层的表面,形成所述透明导电氧化物层。

10. 根据权利要求6所述的显示装置的制备方法,其特征在于,还包括以下步骤,形成封装层于所述Micro LED芯片、所述像素限定层和所述平坦层上。

## 显示装置及其制备方法

### 技术领域

[0001] 本发明涉及显示技术领域,具体为一种显示装置及其制备方法。

### 背景技术

[0002] 作为新兴显示技术,微发光二极管(Micro LED)显示相较于LCD、OLED显示有较多优势,如较低的功耗,较高的色域,较快的相应速率等,对封装水氧隔绝要求不高,被视为较有发展前景的一种显示技术。因此,较多面板厂家参与Micro LED技术开发之中,但是,Micro LED显示还有诸多技术难点需要克服,如巨量转移,绑定等。对于驱动Micro LED芯片的薄膜晶体管及Micro LED芯片之间的绑定而言,需要保证与薄膜晶体管连接的像素电极中的金属电极层不被后续制程腐蚀,以使像素电极中的金属电极层能够与Micro LED芯片形成良好的绑定。在显示装置的制作过程中,像素电极中的金属电极层图案化之后还需要有有机层制程,金属电极层易与后续制程的有机溶剂或有机膜发生反应而出现残留或者缺失。

### 发明内容

[0003] 为解决上述技术问题:本发明提供一种显示装置及其制备方法,通过非焊接区,在像素电极中的金属电极层上增加一层金属保护层,以解决金属电极层易与后续制程的有机溶剂或有机膜发生反应而出现残留或者缺失等问题,同时,仅保留焊接区的第一金属电极层,以提供Micro LED芯片焊接时的焊接连接点,而不影响后续制程。

[0004] 解决上述问题的技术方案是:本发明提供一种显示装置,包括阵列基板,以及像素电极,设于所述阵列基板上,所述像素电极具有焊接区和非焊接区,其中所述像素电极包括透明导电氧化物层,形成于所述阵列基板上;第一金属电极层,设于所述焊接区和所述非焊接区的所述透明导电氧化物层上;第二金属保护层,设于所述非焊接区的所述第一金属电极层上;Micro LED芯片,具有引脚,所述引脚对应的焊接在所述焊接区的所述第一金属电极层上。

[0005] 在本发明一实施例中,所述透明导电氧化物层所用材料为氧化铟锡、铝掺杂氧化锌、铟锌氧化物中的一种;所述第一金属电极层所用材料为铜;所述第二金属保护层所用材料为钼、钛及钼钛合金。

[0006] 在本发明一实施例中,所述阵列基板包括基板;缓冲层,设于所述基板上;有源层,设于所述缓冲层上;栅极绝缘层,设于所述有源层上;栅极层,设于所述栅极绝缘层上;层间介质层,覆于所述栅极层、所述有源层及所述缓冲层上;源极和漏极和公共电极,设于所述层间介质层上;所述源极和所述漏极连接至所述有源层;平坦层,覆于所述源极、所述漏极及所述层间介质层上,所述像素电极设于所述平坦层上且连接至所述漏极和所述公共电极;像素限定层,设于所述非焊接区的所述第二金属保护层上。

[0007] 在本发明一实施例中,所述源极和所述漏极为金属叠层结构或金属单层结构,所述金属叠层结构包括铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层中的一种,所述

金属单层结构包括钼钛合金、铜铌合金中的一种。

[0008] 在本发明一实施例中,所述的显示装置还包括封装层,用以封装所述Micro LED芯片。

[0009] 本发明还公开了一种显示装置的制备方法,包括以下步骤:制备阵列基板;形成透明导电氧化物层于所述阵列基板上;形成第一金属电极层于焊接区和非焊接区的所述透明导电氧化物层上;形成第二金属保护层于所述焊接区和所述非焊接区的所述第一金属电极层上;去除所述焊接区的第二金属保护层,所述透明导电氧化物层、所述第一金属电极层和所述第二金属保护层形成像素电极;提供Micro LED芯片,所述Micro LED芯片具有引脚,将所述Micro LED芯片通过所述引脚的焊接至所述焊接区的所述第一金属电极层上。

[0010] 在本发明一实施例中,在去除所述焊接区的第二金属保护层步骤之前,还包括沉积像素限定材料于所述阵列基板和整个所述第二金属保护层上;提供掩模板,将掩模板置于所述像素限定材料上方,并通过曝光显影法去除所述焊接区域所述像素限定材料,在所述非焊接区形成像素限定层。

[0011] 在本发明一实施例中,在去除所述焊接区的第二金属保护层步骤中,包括通过干刻蚀法去除所述焊接区的第二金属保护层。

[0012] 在本发明一实施例中,在制备阵列基板步骤中,包括提供一基板;沉积缓冲材料于所述基板上,形成缓冲层;沉积氧化物半导体材料于所述缓冲层上,图案化后形成有源层;沉积栅极绝缘材料于所述有源层上,图案化后形成栅极绝缘层;沉积金属材料于所述栅极绝缘层上,图案化后形成栅极层;沉积层间介质于所述栅极层、所述有源层和所述缓冲层上,形成层间介质层;形成贯穿所述层间介质层并延伸至所述有源层表面的第一通孔;沉积金属材料于所述第一通孔内和所述层间介质层上,图案化后形成公共电极和连接于所述有源层的源极和漏极;形成平坦层于所述源极、所述漏极及所述层间介质层上;在所述漏极对应区域和所述公共电极对应区域,形成贯穿所述平坦层并延伸至所述漏极表面的一第二通孔和贯穿所述平坦层并延伸至所述公共电极表面的另一第二通孔;在形成透明导电氧化物层于阵列基板步骤中,包括沉积透明导电氧化物于所述第二通孔和所述平坦层的表面形成所述透明导电氧化物层。

[0013] 在本发明一实施例中,所述的显示装置的制备方法还包括以下步骤,形成封装层于所述Micro LED芯片、所述像素限定层和所述平坦层上。

[0014] 本发明的有益效果是:本发明的显示装置及其制备方法,通过非焊接区,在像素电极中的金属电极层上增加一层金属保护层,仅在焊接区裸露第一金属电极层(铜层),利用像素限定层或黑色矩阵等图案层作为自对准硬掩模(Hard Mask),对稳定性较高的第二金属保护层进行刻蚀,而保留焊接区的第一金属电极层(铜层)并使之裸露,将第一金属电极层(铜层)作为Micro LED芯片与阵列基板的主体导线,在非焊接区,由于存在稳定性较高的第二金属保护层,能够保护非焊接区的第一金属电极层(铜层)在后续制程中不被腐蚀。

## 附图说明

[0015] 下面结合附图和实施例对本发明作进一步解释。

[0016] 图1是本发明实施例的形成有源层后的显示装置的结构图。

[0017] 图2是本发明实施例的形成栅极层后的显示装置的结构图。

- [0018] 图3是本发明实施例的形成第一通孔后的显示装置的结构图。
- [0019] 图4是本发明实施例的形成第二通孔后的显示装置的结构图。
- [0020] 图5是本发明实施例的形成像素电极后且去除焊接区的第二金属保护层时的显示装置的结构图。
- [0021] 图6是本发明实施例的形成像素限定层后的显示装置的结构图。
- [0022] 图7是本发明实施例的形成去除焊接区的第二金属保护层后的显示装置的结构图。
- [0023] 图8是本发明实施例的形成封装层后的显示装置的结构图。
- [0024] 附图标记：
- |                    |                |
|--------------------|----------------|
| [0025] 1显示装置；      | 2掩模板；          |
| [0026] 11阵列基板；     | 12像素电极；        |
| [0027] 13像素限定层；    | 14Micro LED芯片； |
| [0028] 15封装层；      |                |
| [0029] 111基板；      | 112缓冲层；        |
| [0030] 113有源层；     | 114栅极绝缘层；      |
| [0031] 115栅极层；     | 116层间介质层；      |
| [0032] 117源极；      | 118漏极；         |
| [0033] 119公共电极；    | 110平坦层；        |
| [0034] 1161第一通孔；   | 1101第二通孔；      |
| [0035] 121焊接区；     |                |
| [0036] 122非焊接区；    | 123透明导电氧化物层；   |
| [0037] 124第一金属电极层； | 125第二金属保护层；    |
| [0038] 141引脚。      |                |

### 具体实施方式

[0039] 以下实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语，例如「上」、「下」、「前」、「后」、「左」、「右」、「顶」、「底」等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本发明，而非用以限制本发明。

[0040] 如图8所示，在一实施例中，本发明的显示装置1包括阵列基板11以及像素电极12、像素限定层13、Micro LED芯片14以及封装层15。图8为一个像素单元的显示装置1的结构图。

[0041] 所述阵列基板11包括基板111、缓冲层112、栅极绝缘层114、栅极层115、层间介质层116、源极117和漏极118和公共电极119、平坦层110。

[0042] 所述基板111为玻璃基板，所述缓冲层112设于所述基板111的一表面，所述缓冲层112的缓冲材料包括氧化硅、氮化硅、氮氧化硅、氧化铝中的至少一种，本实施例中，通过所述缓冲材料形成的所述缓冲层112可以是单层结构，如单层的氮化硅层、单层的氧化硅层等，也可以是多层叠层结构，如氮化硅/氧化硅叠层或者氧化铝/氧化硅叠层。

[0043] 所述有源层113设于所述缓冲层112上，所述有源层113所用材料为氧化物半导体

材料,包括铟镓锌氧化物(IGZO)、铟锌氧化物(IZO)、铟镓氧化物(IGO)、铟镓锡氧化物(IGTO)、铟镓锌锡氧化物(IGZTO)中的一种。

[0044] 所述栅极绝缘层114设于所述有源层113上;所述栅极绝缘层114所用的栅极绝缘材料包括氧化硅、氮化硅、氧化铝中的至少一种。通过所述栅极绝缘材料形成的所述栅极绝缘层114可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层或者氧化铝/氧化硅叠层。

[0045] 所述栅极层115设于所述栅极绝缘层114上;所述栅极层115所用材料包括金属材料,可以选择铜、钼、钛、铝、铌或者上述金属材料的合金。通过金属材料或其合金形成的所述栅极层115,可以是单层结构,如铜铌合金、钼钛合金等,也可以是多层叠层结构,如铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层等。

[0046] 所述层间介质层116覆于所述栅极层115、所述有源层113及所述缓冲层112上;所述层间介质层116具有贯穿所述层间介质层116并延伸至所述有源层113表面的第一通孔1161。所述层间介质层116所用的层间介质包括氧化硅、氮化硅、氮氧化硅中的至少一种,本实施例中,通过所述层间介质形成的所述层间介质层116可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层。

[0047] 所述源极117、所述漏极118和所述公共电极119设于所述层间介质层116上;参见图3所示,其中,所述源极117和所述漏极118通过所述第一通孔1161连接至所述有源层113。所述源极117、所述漏极118和所述公共电极119所用的金属材料可以选择铜、钼、钛、铝、铌或者上述金属材料的合金。通过金属材料或其合金形成的所述源极117、所述漏极118和所述公共电极119,可以是金属单层结构,如铜铌合金、钼钛合金等,也可以是金属叠层结构,如铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层等。

[0048] 所述平坦层110覆于所述源极117、所述漏极118及所述层间介质层116上,所述平坦层110所用材料包括氧化硅、氮化硅、氮氧化硅中的至少一种,本实施例中,所述平坦层110可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层。

[0049] 在所述漏极118对应区域和所述公共电极119对应区域,参见图4所示,所述平坦层110具有贯穿所述平坦层110并延伸至所述漏极118表面的一第二通孔1101和贯穿所述平坦层110并延伸至所述公共电极119表面的另一第二通孔1101。

[0050] 所述像素电极12设于所述平坦层110上且通过所述第二通孔1101连接至所述漏极118和所述公共电极119。具体的讲,所述像素电极12具有焊接区121和非焊接区122,所述像素电极12包括透明导电氧化物层123、第一金属电极层124、第二金属保护层125,所述透明导电氧化物层123形成于所述阵列基板11的平坦层110上;所述透明导电氧化物层123所用材料为氧化铟锡、铝掺杂氧化锌、铟锌氧化物中的一种。所述第一金属电极层124设于所述焊接区121和所述非焊接区122的所述透明导电氧化物层123上;所述第一金属电极层124所用材料为铜。所述第二金属保护层125设于所述非焊接区122的所述第一金属电极层124上;所述第二金属保护层125所用材料为钼、钛及钼钛合金。所述第二金属保护层125有利于保护所述第一金属电极层124不被后续制程中的色阻等液体腐蚀。

[0051] 所述像素限定层13或者黑色矩阵设于所述非焊接区122的所述第二金属保护层125上。在需要与所述Micro LED芯片14焊接的金属区域上,即焊接区121,利用像素定义层

或黑色矩阵等图案层作为硬掩膜(Hard Mask),对所述像素电极12的所述第二金属保护层125进行刻蚀,刻蚀方法可以为干法刻蚀,刻蚀时只刻蚀掉所述焊接区121中的所述第一金属电极层124上表面的第二金属保护层125即可,而保留所述第一金属电极层124。

[0052] 所述Micro LED芯片14具有引脚141,所述引脚141对应的焊接在所述焊接区121的所述第一金属电极层124上。本实施例以倒装Micro LED芯片14为例,实际可用采用垂直结构Micro LED芯片14进行绑定及蒸镀以连接所述第一金属电极。

[0053] 所述的显示装置1还包括封装层15,覆于所述Micro LED芯片14、所述像素限定层13和所述平坦层110上,用以封装所述Micro LED芯片14。

[0054] 为了更加清楚的解释本发明的显示装置1,本实施例还公开了一种显示装置1的制备方法,包括以下步骤。

[0055] 制备阵列基板11;在制备阵列基板11步骤中,包括以下步骤:参见图1所示,提供一基板111,本实施例中,为透明的玻璃基板;沉积缓冲材料于所述基板111上形成缓冲层112,所述缓冲层112的缓冲材料包括氧化硅、氮化硅、氮氧化硅、氧化铝中的至少一种,本实施例中,通过所述缓冲材料形成的所述缓冲层112可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层或者氧化铝/氧化硅叠层。沉积氧化物半导体材料于所述缓冲层112上,图案化后形成有源层113,所述有源层113所用氧化物半导体材料包括铟镓锌氧化物(IGZO)、铟锌氧化物(IZO)、铟镓氧化物(IGO)、铟镓锡氧化物(IGTO)、铟镓锌锡氧化物(IGZTO)中的一种;参见图2所示,沉积栅极绝缘材料于所述有源层113上,图案化后形成栅极绝缘层114,所述栅极绝缘层114所用的栅极绝缘材料包括氧化硅、氮化硅、氧化铝中的至少一种。通过所述栅极绝缘材料形成的所述栅极绝缘层114可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层或者氧化铝/氧化硅叠层。沉积金属材料于所述栅极绝缘层114上,图案化后形成栅极层115;所述栅极层115所用材料包括金属材料,可以选择铜、钼、钛、铝、铌或者上述金属材料的合金。通过金属材料或其合金形成的所述栅极层115,可以是单层结构,如铜铌合金、钼钛合金等,也可以是多层叠层结构,如铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层等。参见图3所示,沉积层间介质于所述栅极层115、所述有源层113和所述缓冲层112上,形成层间介质层116,所述层间介质层116所用的层间介质包括氧化硅、氮化硅、氮氧化硅中的至少一种,本实施例中,通过所述层间介质形成的所述层间介质层116可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层。形成贯穿所述层间介质层116并延伸至所述有源层113表面的第一通孔1161。参见图4所示,沉积金属材料于所述第一通孔1161内和所述层间介质层116上,图案化后形成公共电极119和连接于所述有源层113的源极117和漏极118,所述源极117、所述漏极118和所述公共电极119所用的金属材料可以选择铜、钼、钛、铝、铌或者上述金属材料的合金。通过金属材料或其合金形成的所述源极117、所述漏极118和所述公共电极119,可以是金属单层结构,如铜铌合金、钼钛合金等,也可以是金属叠层结构,如铜/钼叠层、铜/钼钛合金叠层、铜/钛叠层、铝/钼叠层等。形成平坦层110于所述源极117、所述漏极118及所述层间介质层116上;所述平坦层110所用材料包括氧化硅、氮化硅、氮氧化硅中的至少一种,所述平坦层110可以是单层结构,如单层的氮化硅层、单层的氧化硅层等,也可以是多层叠层结构,如氮化硅/氧化硅叠层。在所述源极117对应区域和所述公共电极119对应区域,形成贯穿所述平坦层110

并延伸至所述源极117表面的一第二通孔1101和贯穿所述平坦层110并延伸至所述公共电极119表面的另一第二通孔1101。

[0056] 参见图5所示,形成透明导电氧化物层123于所述阵列基板11上;具体地讲,沉积透明导电氧化物于所述第二通孔1101和所述平坦层110的表面,形成所述透明导电氧化物层123,所述透明导电氧化物层123所用材料为氧化铟锡、铝掺杂氧化锌、铟锌氧化物中的一种。形成第一金属电极层124于焊接区121和非焊接区122的所述透明导电氧化物层123上;具体的讲,沉积铜所述第一金属电极层124所用材料为铜。形成第二金属保护层125于所述焊接区121和所述非焊接区122的所述第一金属电极层124上;所述第二金属保护层125所用材料为钼、钛及钼钛合金。所述第二金属保护层125有利于保护所述第一金属电极层124不被后续制程中的色阻等液体腐蚀。

[0057] 参见图6所示,在去除所述焊接区121的第二金属保护层125步骤之前,沉积像素限定材料于所述阵列基板11和整个所述第二金属保护层125上;提供掩模板2,将掩模板2置于所述像素限定材料上方,并通过曝光显影法去除所述焊接区121域所述像素限定材料,在所述非焊接区122形成像素限定层13,图6中,白色向下箭头为照射光线。

[0058] 如图7所示,通过干刻蚀法去除所述焊接区121的第二金属保护层125,所述透明导电氧化物层123、所述第一金属电极层124和刻蚀后的所述第二金属保护层125形成像素电极12。

[0059] 如图8所示,提供Micro LED芯片14,所述Micro LED芯片14具有引脚141,将所述Micro LED芯片14通过所述引脚141的焊接至所述焊接区121的所述第一金属电极层124上;形成封装层15于所述Micro LED芯片14、所述像素限定层13和所述平坦层110上,所述封装层15为有机/无机交替沉积的保护膜,其具有阻隔水氧功能及防止机械碰撞造成损伤性能。

[0060] 以上仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

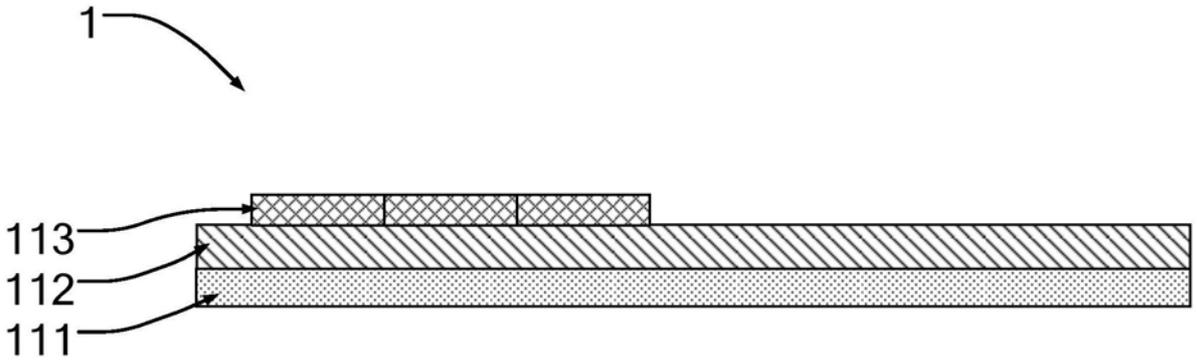


图1

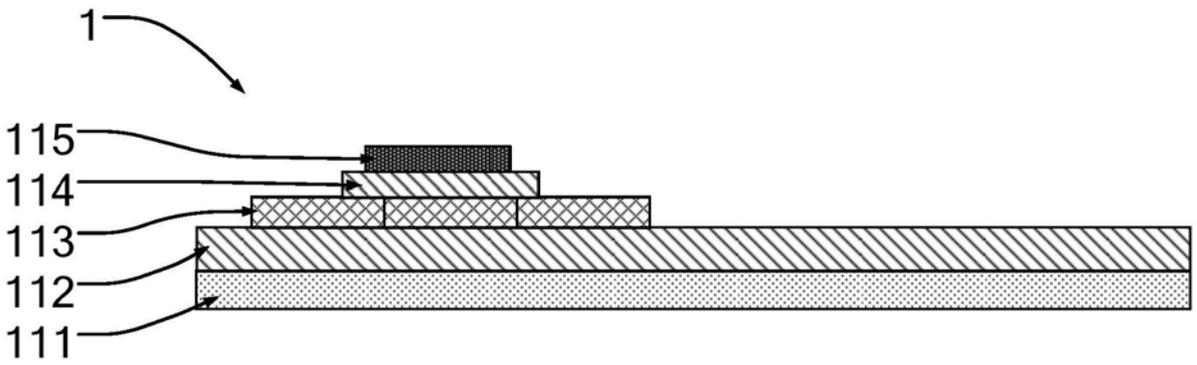


图2

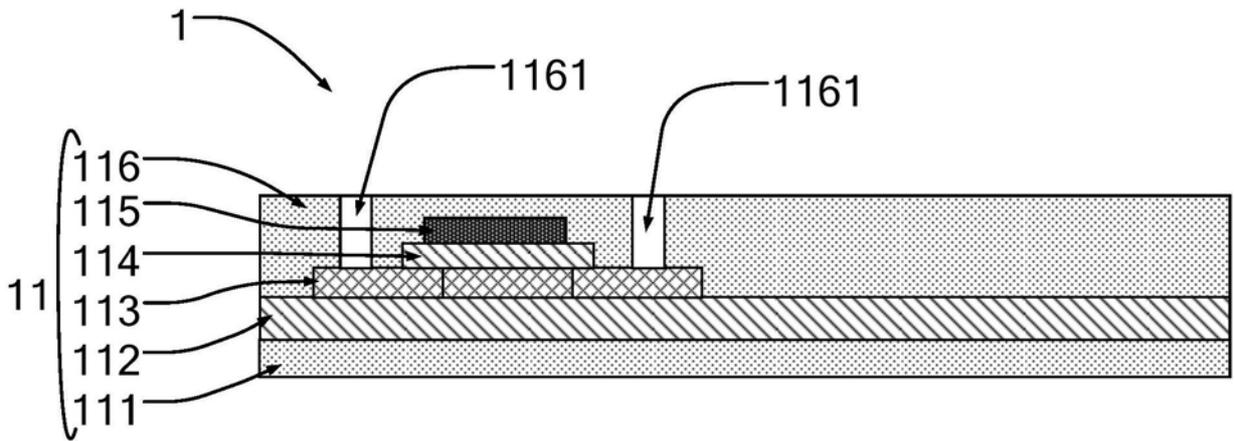


图3

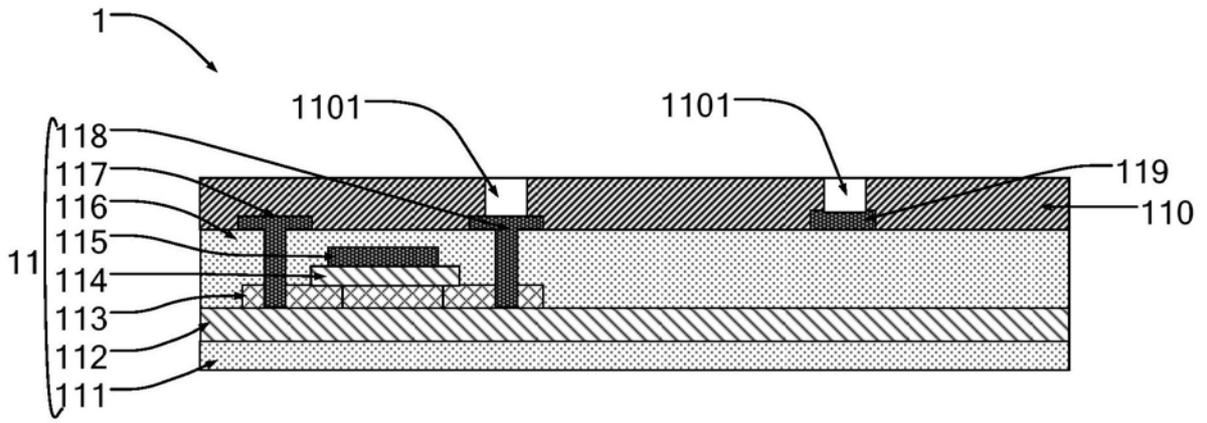


图4

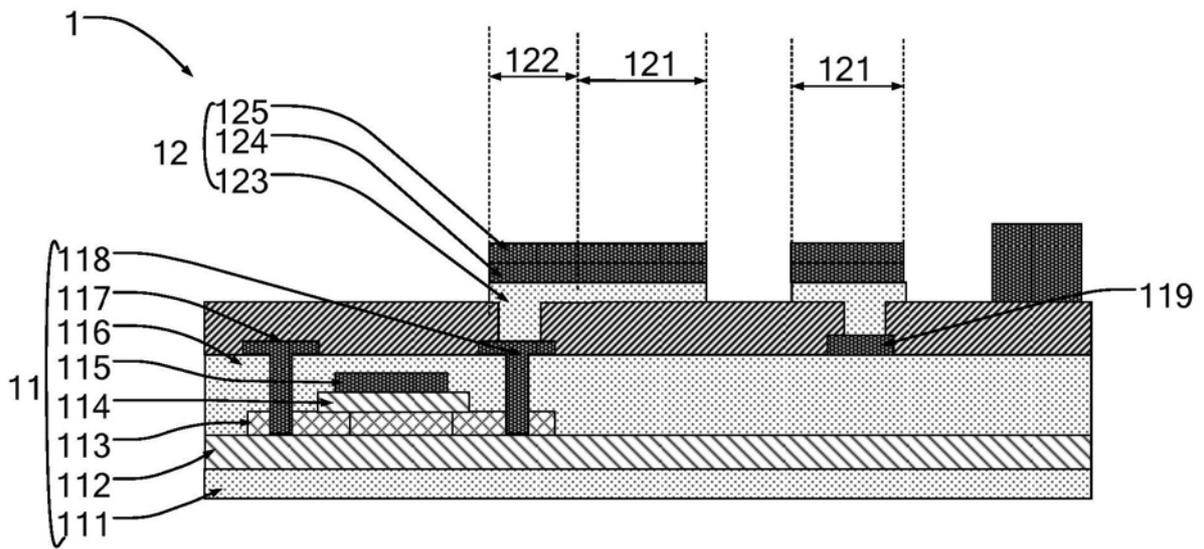


图5

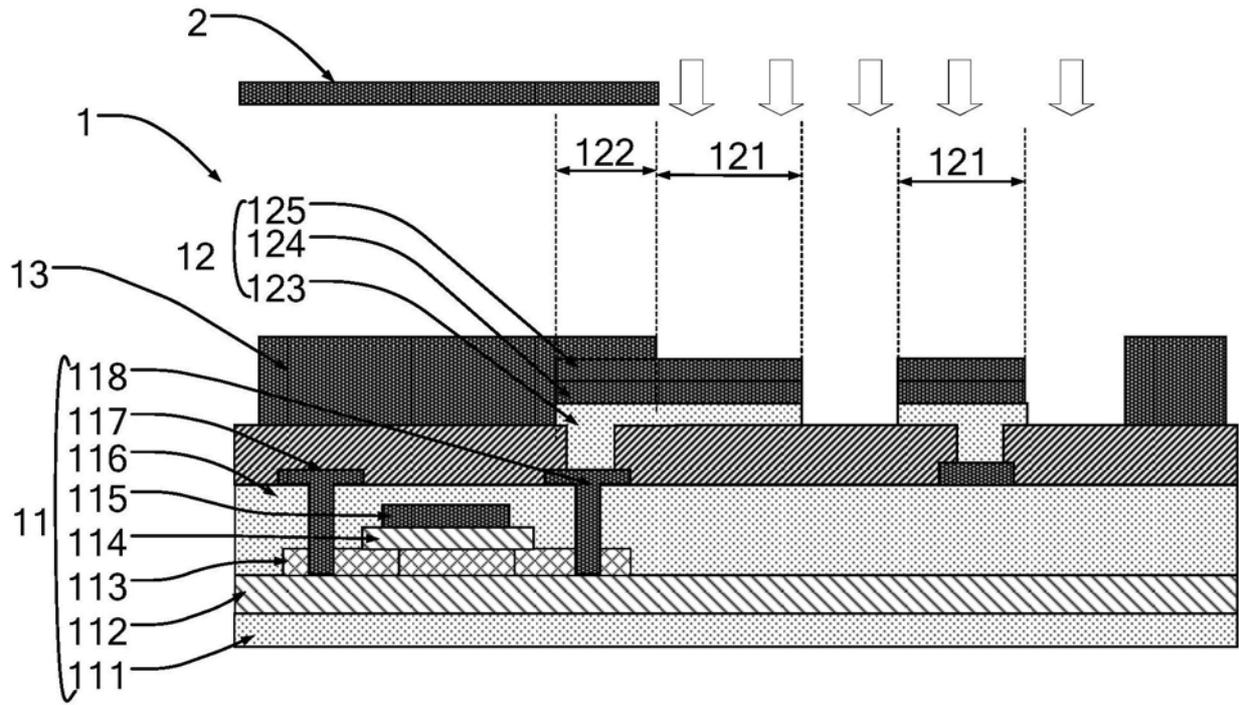


图6

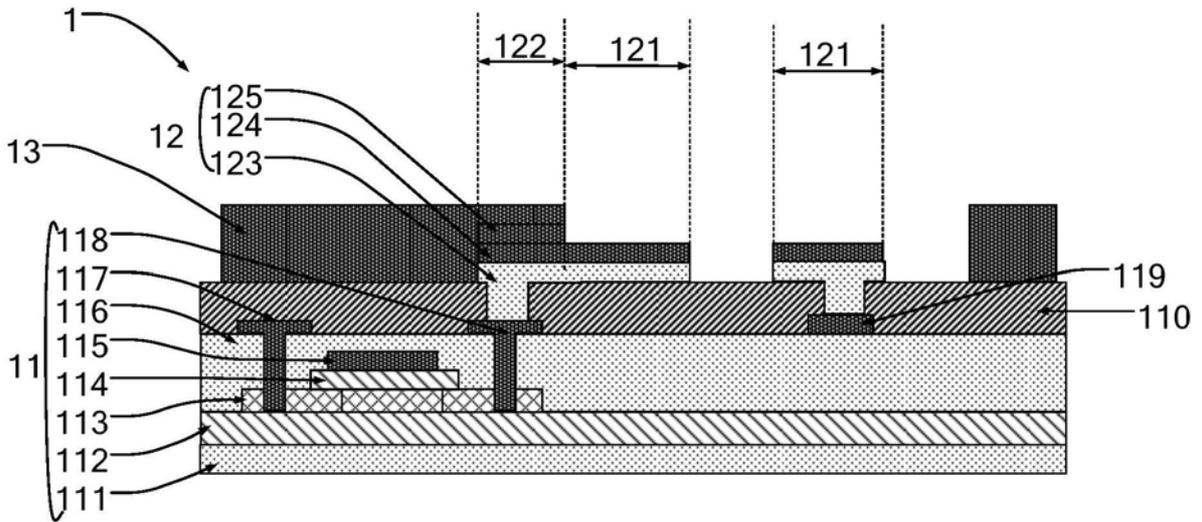


图7

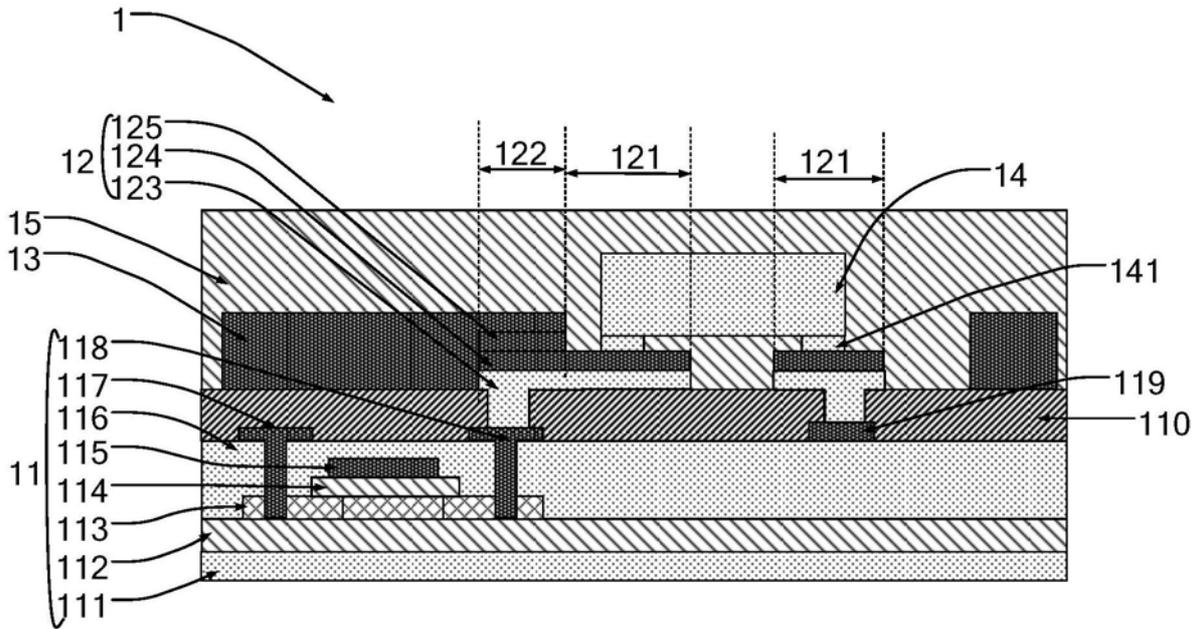


图8

专利名称(译)	显示装置及其制备方法		
公开(公告)号	<a href="#">CN110571224A</a>	公开(公告)日	2019-12-13
申请号	CN201910715570.1	申请日	2019-08-05
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	卢马才 柳铭岗		
发明人	卢马才 柳铭岗		
IPC分类号	H01L27/12 H01L25/16 H01L33/62 H01L21/84 G09F9/33		
CPC分类号	G09F9/33 H01L25/167 H01L27/1244 H01L27/1259 H01L33/62 H01L2933/0066		
代理人(译)	黄威		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种显示装置及其制备方法，显示装置包括阵列基板，以及像素电极，设于阵列基板上，像素电极具有焊接区和非焊接区，其中像素电极包括透明导电氧化物层，形成于阵列基板上；第一金属电极层设于焊接区和非焊接区的透明导电氧化物层上；第二金属保护层设于非焊接区的第一金属电极层上；Micro LED芯片具有引脚，引脚对应的焊接在焊接区的第一金属电极层上。本发明提供一种显示装置及其制备方法，以解决金属电极层易与后续制程的有机溶剂或有机膜发生反应而出现残留或者缺失等问题，同时，仅保留焊接区的第一金属电极层，以提供Micro LED芯片焊接时的焊接连接点，不影响后续制程。

